### Синаптическая функциональность мемристоров на основе HfO<sub>2</sub> для нейроморфных приложений

### Ханас А.<sup>1</sup>, Зенкевич А.<sup>1</sup>

<sup>1</sup> Лаборатория функциональных материалов и устройств для наноэлектроники, Московский физико-технический институт (национальный исследовательский университет), 141701, Московская область, г. Долгопрудный, Институтский пер., 9.

Аннотация – В статье описана концепция создания новой аппаратной базы нейроморфных вычислений с архитектурой, отличной от фон-Неймановской, с использованием мемристорных устройств в качестве искусственных синапсов. Рассмотрены примеры таких мемристорных устройств 1-го и 2-го порядков на основе наноразмерных диэлектрических и сегнетоэлектрических слоев HfO<sub>2</sub> в структурах TiN/HfO<sub>2</sub>/TiN и TiN/Hf<sub>0.5</sub>Zr<sub>0.5</sub>O<sub>2</sub>/p+-Si, соответственно, в которых продемонстрированы различные виды синаптической функциональности, в том числе, краткосрочная и долгосрочная потенциация/депрессия (STP/STD, LTP/LTD), пластичность, зависящая от интервала и частоты спайков (STDP, SRDP), усиление парными импульсами (PPF).

Ключевые слова – компонентная база нейроморфных вычислений, мемристор, искусственный синапс, HfO<sub>2</sub>, Hf¬<sub>0.5</sub>Zr<sub>0.5</sub>O<sub>2</sub>, резистивные переключения, сегнетоэлектрики

# Синаптическая функциональность мемристоров на основе HfO<sub>2</sub> для нейроморфных приложений

### Ханас А.<sup>1</sup>, Зенкевич А.<sup>1</sup>

<sup>1</sup> Лаборатория функциональных материалов и устройств для наноэлектроники, Московский физико-технический институт (национальный исследовательский университет), 141701, Московская область, г. Долгопрудный, Институтский пер., 9.

### 1. Введение

В последние годы применение алгоритмов искусственных нейросетей получило широкое распространение и большую популярность, однако их использование сталкивается с серьезными техническими проблемами. В первую очередь, это вычислительная сложность: полезные нейросети (такие, как большие языковые модели или генераторы изображений) имеют огромное количество параметров, и для их обучения нужны гигантские массивы размеченных данных, что недоступно пользователям на персональных компьютерах и мобильных устройствах. Из-за этого в большинстве случаев исполнение нейросетей происходит на удаленных серверах, а запросы отправляются через Интернет, что увеличивает время отклика. Компонентной базой нейровычислений в этом случае выступают тензорные ускорители (англ. tensor processing units, TPU), которые выступают развитием концепции графических ускорителей (англ. graphic processing units, GPU). TPU позволяют значительно оптимизировать выполнение наиболее частой операции – векторно-матричного умножения – за счет существенного распараллеливания вычислений, однако, они в настоящее время слишком дороги, потребляют очень много энергии и имеют достаточно большие размеры [1]. Эти недостатки в значительной степени связаны с использованием классической архитектуры фон Неймана, которая подразумевает раздельное размещение процессора, выполняющего арифметико-логические операции с данными, и памяти, хранящей данные и последовательность операций, что требует регулярной передачи информации между этими блоками. При этом, скорость доступа к данным в памяти намного ниже (и растет значительно медленнее по мере развития микроэлектронной технологии), чем скорость их обработки процессором, что накладывает ограничения на скорость работы системы в целом. Данная проблема носит название «стена памяти» (англ. memory wall) или «узкое место архитектуры фон Неймана» (англ. von Neumann bottleneck) [2,3]. Ее решение возможно на пути разработки т.н. «не-фон-Неймановских» вычислительных архитектур, принцип построения которых основан на сокращении количества обращений от процессора к памяти за счет интеграции этих блоков друг с другом, что получило название «вычисления-в-памяти» (англ. in-memory computing).

В контексте нейроморфных вычислений не-фон-Неймановские архитектуры могут быть использованы для аппаратной реализации нейронных сетей, то есть создания таких элементарных электронных компонентов или систем, интегрированных на чипе, которые могли бы на физическом уровне воспроизводить функциональность нейронов (активных клеток мозга, генерирующих нервные импульсы, или «спайки») и синапсов (нейронных межсоединений, ответственных за обучение и память через долгосрочное хранение своей проводимости, иначе называемой «синаптическим весом»). Наиболее прямолинейным подходом к данной задаче является изготовление из некоторого количества традиционных КМОП-транзисторов интегральных блоков, отвечающих за аппаратную эмуляцию нейронного и синаптического поведения. На сегодняшний день данный подход реализуют, например, компании Intel и IBM, однако их решения пока не находятся в массовом производстве и на рынке [4,5].

Следует отметить, что такие системы предусматривают применение самых передовых микроэлектронных норм, поскольку для построения отдельных нейронов и синапсов требуется достаточно большое количество транзисторов (так, чип Intel Loihi 2 2021 года изготавливается по техпроцессу Intel4 с плотностью транзисторов в 200 млн/мм<sup>2</sup> [6] и состоит из 128 нейроморфных ядер, размером 0,21 мм<sup>2</sup> каждое, на которых возможна конфигурация до 1 млн. нейронов и 120 млн. синапсов [7], что позволяет оценить количество транзисторов, необходимое для реализации одного нейрона и 120 синапсов, примерно в 5000). Это существенным образом ограничивает масштабируемость их количества на чипе – особенно в совокупности со все большим отставанием темпов развития микроэлектроники от закона Мура в последние годы [8]. Таким образом, актуальной проблемой является разработка электронных компонентов, эмулирующих функции нейронов и синапсов на физическом уровне, а не на уровне системной интеграции, сохраняя при этом потенциал наноразмерного масштабирования. Этим критериям отвечают такие элементы, как мемристоры [9].

Мемристор – это двухполюсное устройство, проводимость которого зависит от предыстории пропускания электрических сигналов. Самый распространенный способ изготовления мемристора – это создание тонкопленочной структуры металл-изолятор-металл (МИМ), в которой изолятор работает в режиме обратимого («мягкого») электрического пробоя – или «резистивного переключения». Первый мемристор был продемонстрирован лабораторией компании HP в 2008 году [10], а уже в 2010 году было показано, что мемристоры могут выступать в качестве твердотельных электрических аналогов синапсов [11]. Необходимыми свойствами электронных синапсов являются:

i) возможность контролируемого увеличения и уменьшения проводимости устройства (при этом, крайне желательно иметь возможность переключения не между двумя состояниями, как в большинстве ячеек памяти, а в некотором множестве, в пределе – квази-непрерывном [12]) приложением электрических импульсов, т.е. реализация синаптической *потенциации* и *deпрессии* [13,14], соответственно;

іі) долговременное хранение измененного состояния (т.е. в течение времени, достаточного, по крайней мере, для завершения исполнения алгоритма);

ііі) неразрушающее считывание, что делает возможной работу в режиме «инференса» (предсказания) с зафиксированными синаптическими весами.

Этих свойств достаточно для аппаратной реализации нейросетей типа многослойного перцептрона (*англ.* multi-layer perceptron, MLP) – наиболее распространенных на сегодня. Дополнительные режимы синаптического поведения открывают возможности потенциального расширения функционала нейроморфных устройств для работы с более продвинутыми моделями. Например, воспроизведение локальных правил обучения [15], таких как пластичность, зависящая от относительного времени прихода импульсов (*англ.* spike timing-dependent plasticity, STDP) или частоты прихода спайков (*англ.* spike rate-dependent plasticity, SRDP). Такой подход позволяет отказаться от использования метода обратного распространения ошибки, который хоть и обеспечивает обучение эффективных нейросетей, однако является неоптимальным с точки зрения энергозатрат.

С точки зрения схемы соединения синапсов предпочтительной является организация мемристоров в т.н. кросс-бар архитектуру [16,17]: линии проводников входных данных играют роль нижних электродов МИМ-структур; линии выходных данных, расположенные перпендикулярно – роль верхних электродов, а слой изолятора между ними является функциональным слоем с мемристорными свойствами, проводимость через который играет роль весов нейросети. В таком построении между линиями входных и выходных электродов подается напряжение разной амплитуды; создаваемые этими напряжениями токи проходят через соответствующие мемристоры на пересечениях проводников и также имеют разные величины, определяемые законом Ома; после чего эти токи суммируются на линиях выходных проводников по закону Кирхгофа и создают выходной сигнал. Данное действие, выраженное математически, является умножением матрицы проводимостей

мемристоров (весовых коэффициентов) на вектор входных напряжений, результатом которого является вектор выходных токов, т.е. операцией векторно-матричного умножения на физическом уровне и, что важно, в один шаг. Оказалось, что при использовании мемристорных кросс-баров значительно улучшается энергоэффективность исполнения нейросетевых алгоритмов [18] с принципиальной возможностью сохранения точности их работы [19]. Таким образом, один двумерный массив мемристорных кросс-баров может играть роль одного слоя синапсов нейросети.

Более совершенными являются алгоритмы, имеющие большее сходство с биологическими нейросетями, которые получили название спайковых нейронных сетей (СНС) [20]. Сигналы в СНС передаются не в виде числовых значений, а в виде временного ряда, содержащего информацию о присутствии или отсутствии спайка в каждый момент времени. Кодирование информации в данном ряде может производиться, например, частотой следования спайков или временем регистрации первого спайка. Главным преимуществом СНС является беспрецедентная энергоэффективность, поскольку передача даже большого количества отдельных спайков требует намного меньших затрат энергии, чем пропускание токов по всем каналам нескольких кросс-баров [21]. Однако, аппаратная реализация СНС требует создания мемристорных устройств другого типа, поскольку синапсы в СНС, подобно биологическим синапсам, должны откликаться на прохождение спайков с разной частотой по-разному. Для этого мемристоры, помимо долговременного хранения состояния, должны обладать внутренней динамикой. Такие «динамические» мемристоры называют мемристорами высших порядков (2-го, 3-го и т.д.), подразумевая, что их резистивное состояние определяется некоторым количеством «переменных состояния» (например, поперечный размер проводящего филамента, локальная температура, сегнетоэлектрическая поляризация, плотность заряженных электронных ловушек и т.п.), возможно, связанных друг с другом, а динамика этих переменных описывается соответствующим количеством дифференциальных уравнений 1-го порядка. Ранее было показано, что порядок мемристора, т.е. суммарный порядок описывающих его динамику дифференциальных уравнений или, что эквивалентно, количество независимых переменных состояния, определяет количество биологических механизмов, которые с его помощью можно эмулировать – это свойство также называют «биореализмом». Так, мемристоры 1-го порядка обладают либо только долгосрочной (чего достаточно для реализации правила STDP), либо только краткосрочной (чего достаточно для реализации эффекта усиления парными импульсами (англ. paired pulse facilitation, PPF [22]) или SRDP) памятью, а в мемристорах 2-го порядка могут быть продемонстрированы оба эффекта [23,24]. Мемристоры 3-го порядка и выше могут демонстрировать хаотическое поведение (в контексте теории динамического хаоса), что, как предполагается, может быть ключом к созданию по-настоящему биоподобного сильного искусственного интеллекта [25]. Ключевым преимуществом систем на мемристорах является то, что все описанное разнообразие явлений закладывается в одной ячейке на уровне физики материалов, что позволяет рассчитывать на масштабирование элементов до наноразмеров [26] и создание нейрочипов с количеством нейронов и синапсов, сравнимым с мозгом человека, что на данный момент недостижимо ни при каких иных подходах. Дополнительно, в последние годы активно развивается направление создания биологически совместимых чипов на основе мемристоров, что может стать фактором существенного продвижения в сфере нейроинтерфейсов [27].

Среди всего многообразия ранее исследованных систем материалов [28], особый интерес представляют резистивно-переключаемые устройства на основе HfO<sub>2</sub>, поскольку этот материал ранее уже был интегрирован в современную (≤ 45 нм) КМОП-технологию. Соответственно, устройства на основе HfO<sub>2</sub> широко изучались на протяжении последних 10–15 лет в контексте приложений энергонезависимой памяти [29–33], включая работы, демонстрирующие их функциональность в геометрии кросс-баров [34,35]. Более того, в нескольких работах были продемонстрированы синаптические свойства автономных устройств на основе HfO<sub>2</sub> [36]. Но при этом, особенностью

мемристоров на основе  $HfO_2$  является то, что хотя они и демонстрируют постепенный переход от состояний с низким сопротивлением к состояниям с высоким сопротивлением [14,37], обратный переход обычно является резким и требует установки ограничивающего тока. Важным является также открытие сегнетоэлектрических свойств в легированных поликристаллических тонких [38,39] и сверхтонких [40] пленках на основе  $HfO_2$ , что открыло возможность для разработки КМОП-совместимых сегнетоэлектрических устройств памяти и, соответственно, мемристоров. Ниже приведены результаты демонстрации синаптических свойств мемристоров 1-го порядка на основе структуры TiN/HfO<sub>2</sub>/TiN [41–44], а также мемристоров 2-го порядка на основе сегнетоэлектрических туннельных переходов TiN/Hf<sub>0.5</sub>Zr<sub>0.5</sub>O<sub>2</sub>/Si [45,46].

## 2. Резистивные переключения и синаптические свойства мемристоров 1-го порядка на основе TiN/HfO<sub>2</sub>/TiN

Необходимо прежде всего отметить, что среди множества методов изготовления тонкопленочных структур, демонстрирующих обратимое резистивное переключение, одним из привлекательных можно считать атомно-слоевое осаждение (АСО), поскольку оно уже интегрировано в современную микроэлектронную технологию и обеспечивает контроль на атомном уровне как по составу, так и по толщине слоя, а также конформность в сложных топологиях трехмерных поверхностей [47]. Также необходимо сказать, что система HfO<sub>2</sub>/TiN тщательно изучалась в последние 15 лет в контексте резистивного переключения (см., например, [30-32,36]). При этом, несмотря на общее представление, что удельное сопротивление в HfO<sub>x</sub> определяется проводящими «нитями» (так называемыми филаментами) [28], образованными кислородными вакансиями, было предложено несколько существенно различных механизмов. В частности, туннелирование с помощью ловушек, предусматривающее критическую роль расстояния между границей раздела и первой ловушкой, было обнаружено в резистивных устройствах памяти TiN/HfO<sub>2</sub>/Pt [29,32], в то время как полупроводниковая природа филаментов с дефицитом кислорода в HfO<sub>x</sub>, которая требует наличия кислородных вакансий с концентрацией ~10 %, может альтернативно описывать проводимость в состоянии низкого сопротивления [30]. Аналогичный вывод о механизме проводимости выращенных АСО мемристорных устройств TiN/HfO<sub>2</sub>/TiN был сделан на основе систематических (в том числе, температурных) электрических измерений в различных состояниях проводимости, а именно, что он строится на эффекте туннельной проводимости по ловушкам, ограниченной границей раздела (англ. interface limited trap assisted tunneling) в  $HfO_x$  независимо от резистивного состояния устройства. В



Рис. 1. Общий вид мемристорных устройств на основе TiN/HfO2/TiN, выращенных методом ACO [42].

рассматриваемых работах [41–44] демонстрируется синаптическая функциональность устройств на основе TiN/HfO<sub>2</sub>/TiN, то есть свойства аналогового резистивного переключения устройств.

Процедура роста трёхслойных структур TiN/HfO<sub>2</sub>/TiN была детально описана в работе [41]. Из-за технологических особенностей по формированию нижнего электрода на нижней границе раздела присутствует сверхтонкий (~ 0,5–1 нм) частично окисленный слой  $TiO_xN_y$ , в отличие от химически резкой верхней границы раздела. Схематический вид изготовленных мемристорных устройств представлен на **Рис. 1**.

Подавая на устройство одиночные трапециевидные импульсы с разной амплитудой напряжения, можно добиться постепенного изменения значения сопротивления (см. **Рис. 2**,а, где каждая точка на графике измеряется по одному программирующему импульсу). Из рисунка видно, что SET (изменение сопротивления от высокого к низкому) и RESET (изменение conpотивления от низкого к высокому) имеют пороговый уровень смещения около  $V_{th} \sim 0.9$  В и  $V_{th} \sim -1.2$  В, соответственно. Подобно режиму статических BAX (DC *I–V*), импульсный процесс SET происходит в два этапа: резкое переключение с  $R \sim 120$  кОм до  $R \sim 40$  кОм при  $V \sim 1.2$  В (только с одним промежуточным состоянием при  $R \sim 60$  кОм), за которым следует линейное изменение R от V в диапазоне  $V \sim 1.2-1.5$  В. Наблюдаемое поведение нехарактерно для структур на основе HfO<sub>2</sub>, где обычно процесс SET представляет собой одностадийный процесс без каких-либо промежуточных состояний и требует ограничивающего тока для предотвращения жесткого пробоя. Предполагается, что в данном случае нижний интерфейс TiN/HfO<sub>2</sub> со сверхтонкой прослойкой TiON действует как последовательный резистор, ограничивающий ток, тогда как в альтернативном случае Pt/HfO<sub>2</sub> сопротивления интерфейса недостаточно.

При этом, процесс RESET в наших устройствах – это действительно постепенный процесс, без каких-либо резких скачков (**Рис. 2**,б). Разницу можно объяснить тем, что процесс SET имеет положительную обратную связь между проходящим током, следующим за приложенным напряжением, и выделяемым теплом. Из-за этого можно ожидать резкого скачка в начале процесса SET. Однако, в конечном счете сопротивление ограничивается проводимостью нижнего интерфейса на уровне  $R \sim 40$  кОм. Дальнейшего уменьшения сопротивления можно добиться только за счет увеличения напряжения, поскольку нижний интерфейс эффективно выполняет функцию делителя напряжения. Для процесса RESET ситуация противоположная, т.е. небольшое увеличение сопротивления устройства сразу снижает уровень тока и останавливает процесс переключения.



**Рис. 2**. а) Переключение сопротивления в устройстве TiN/HfO<sub>2</sub>/TiN осуществляется последовательностью импульсов напряжения различной амплитуды и фиксированной длительности (красный – SET, синий – RESET) [41]; б) развертки по постоянному току постепенного биполярного резистивного переключения в мемристорном устройстве на основе TiN/HfO<sub>2</sub>/TiN, управляемом только напряжением  $V_{\text{stop}}$ . На вставках показано изменение сопротивления в зависимости от  $V_{\text{stop}}$  при переходе в состояние с малым сопротивлением (SET) и обратно – в сопротивление с большим сопротивлением (RESET) [42].

Механизм проводимости через слой HfO<sub>2</sub> в мемристорных устройствах TiN/HfO<sub>2</sub>/TiN был детально исследован в работе [41].

Синаптические свойства изготовленных устройств TiN/HfO<sub>2</sub>/TiN были продемонстрированы путем подачи последовательности импульсов фиксированной длительности и амплитуды (тест «последовательность импульсов»). Измеренные кривые R = f(n) для процессов SET и RESET, а также для различных амплитуд импульсов, показаны на **Рис. 3**, а и б, соответственно. Сопротивление устройства измерялось после каждого импульса программирования. Длительность приложенного импульса была выбрана  $\tau = 1,5$  мкс, а начальные состояния  $R_{\text{HRS}}$  и  $R_{\text{LRS}}$  были выбраны ~ 110 кОм и ~ 10 кОм, соответственно. Из данных видно, что сопротивление устройства монотонно меняется с увеличением количества импульсов напряжения. Однако, можно заметить разброс сопротивления от импульса к импульсу, особенно в области высокого сопротивления. Последнее свойство можно объяснить стохастическим процессом генерации и миграции ионов/вакансий кислорода. Тем не менее, даже в случае процесса SET для импульсов напряжения в диапазоне  $V = 0,9 \div 1,2$  В устройства TiN/HfO<sub>2</sub>/TiN демонстрируют постепенное изменение сопротивления вслед за последовательностью одинаковых импульсов.

Отклик исследованных мемристорных устройств на тесты подачи серии импульсов функционально аналогичен свойствам «долговременной потенциации» и «долговременной депрессии» в биологических синапсах [48]. Как указывалось выше, это свойство определяется синаптической пластичностью – способностью биологических синапсов изменять свой «вес», что считается основным клеточным механизмом, лежащим в основе обучения и памяти.

Другим механизмом «ассоциативного» обучения является временная пластичность (STDP) [49]. Чтобы эмулировать функциональность STDP в мемристоре, необходимо преобразовать относительную задержку между спайками (импульсами) в электрический сигнал, который влияет на проводимость мемристорного устройства. Подробный анализ различных форм спайков и результирующей функции STDP был рассмотрен в работе [50]. Для имитации функции STDP в данной



**Рис. 3.** Эволюция сопротивления устройства TiN/HfO<sub>2</sub>/TiN как функции числа импульсов напряжения различной амплитуды: а) SET, имитирующий «возбуждение» синаптического устройства; б) RESET, имитирующий «торможение» электронного синапса [41].

работе использовались «спайки» напряжения, по форме близкие к тем, которые реализуются в биологических системах [51]. Стоит отметить, что формы реальных нейронных спайков весьма разнообразны и до сих пор недостаточно определены [52].

Тем не менее предполагается, что спайк обычно представляет собой быстрое экспоненциальное увеличение сигнала до высокой амплитуды, за которым следует быстрое переключение на меньшую отрицательную амплитуду, и затем относительно медленное возвращение к потенциалу покоя. Мы использовали качественно одинаковую форму сигнала, подаваемую на оба электрода (см. **Рис. 4**,а): отрицательный треугольный «импульс» с  $\tau = 1,5$  мкс, за которым следовал длинный положительный треугольный «хвост» с  $\tau = 100$  мкс.

Чтобы исключить изменение сопротивления отдельным пре- или постсинаптическим «спайком», амплитуды напряжения «импульсного» и «хвостового» участков спайка подбирались ниже порогового напряжения для процессов SET и RESET. Такое нелинейное поведение в исследуемых мемристорах TiN/HfO<sub>2</sub>/TiN достигается при так называемом комплементарном резистивном переключении (см. **Рис. 5**,а [29]). Амплитуда напряжения «хвостового» участка спайка устанавливается таким образом, чтобы покрывать область напряжений, соответствующих плавным резистивным переключениям.

Для проведения измерений STDP в наших устройствах мы подключаем их к двум отдельным генераторам сигналов произвольной формы, которые выдают «спайки» и запускают их с разной временной задержкой (Рис. 4,б). Результирующее напряжение на мемристорном устройстве как функция времени показано на Рис. 4, в. Как видно из рисунка, напряжение на переключаемом слое устройства превышает порог переключения только В интервале «импульсной» части постсинаптического спайка. Поскольку напряжение имеет положительную полярность, это приводит к уменьшению сопротивления мемристора. Напротив, если постсинаптический генератор срабатывает раньше пресинаптического (Рис. 4,г), то напряжение на устройстве также превышает пороговое значение в интервале импульсного участка пресинаптического спайка, т.е., с отрицательной полярностью, что приводит к увеличению сопротивления устройства. Основное преимущество используемой схемы состоит в том, что она не требует сигналов связи между пре- и постсинаптическими «нейронами».

Конкретные параметры спайков в экспериментах таковы: V = -0.8 В и V = -0.7 В для «импульсного» участка пре- и постсинаптического спайка, и V = 0.7 В и V = 1.1 В для пре- и постсинаптического «хвоста». Результат эмуляции функции STDP представлен на **Рис. 6**.

Полученная характеристика, представляющая относительное изменение проводимости  $\Delta G$  в зависимости от времени задержки спайка  $\Delta t$ , согласуется с функцией STDP, теоретически рассчитанной для этого типа формы спайка [50]. Однако, как видно из графика, полученная STDP имеет асимметричную форму, вопреки теоретическим предсказаниям. Причина таких искажений кроется в асимметрии процессов SET и RESET в наших мемристорных устройствах. Тем не менее, функция STDP очень похожа на характеристики биологических синапсов [50].

Продемонстрированное сходство указывает на то, что устройства TiN/HfO<sub>2</sub>/TiN, выращенные ACO, подходят для аппаратной реализации гибридных нейроморфных систем КМОПнейрон/мемристорный синапс. Однако возникает несколько проблем, которые необходимо решить:

во-первых, это долговечность работоспособности устройств, которую необходимо увеличить по крайней мере до более чем 106 циклов перезаписи; вторая проблема связана со слишком высокими энергопотреблением, которое в этих устройствах составляло  $\sim 10$  нДж на каждый импульс SET и RESET, и уровнем тока  $\sim 1$  мА. Стоит отметить, что в устройствах на основе халькогенидов, обладающих синаптической пластичностью и функциональностью STDP [49], уровни тока имеют тот же порядок величины. Тем не менее, такие значения делают построение больших нейронных сетей на их основе практически невозможным. Можно предположить, что одним из подходов, который мог бы решить эту проблему, является масштабирование площади устройства с  $\sim 50 \times 50$  мкм<sup>2</sup> до

~ 10 × 10 нм<sup>2</sup>, что могло бы привести к резкому снижению емкости устройства и, как следствие, тока при резистивном переключении, а в конечном счете – энергопотребления.

Отметим, что разработанные мемристоры на основе HfO<sub>2</sub> в дальнейшем использовались в качестве модельных синаптических устройств для теоретического рассмотрения реализации нейронной сети на основе мемристоров с использованием синаптической пластичности [54] (см. **Рис. 5**,6).

В дальнейшем, используя для изготовления комбинацию оптической и электронно-лучевой литографии, а также методологию измерения, описанную выше, аналогичные синаптические функции (LTP/LTD, STDP) были также продемонстрированы в мемристорных наноустройствах на основе TiN/HfO<sub>2</sub>/Pt в геометрии кросс-бар, при этом устройство было уменьшен до размера 40 × 40 нм<sup>2</sup> [43]. Такие устройства демонстрируют возможность аналогового переключения сопротивления в обоих направлениях *без электроформовки*, которое происходит по механизму туннельной проводимости по ловушкам, ограниченной границей раздела, ранее принятого в качестве доминирующего для устройств на основе HfO<sub>2</sub> (см. выше), что успешно используется для эмуляции синаптических функций долговременной потенциации/депрессии и временной пластичности.

Для оценки функциональных свойств отдельных устройств с разными латеральными размерами применялась геометрия кросс-бар 1 × 12 (**Рис. 7**,а). Подробное описание разработанной лабораторной технологии изготовления приведено в [44]. Схематическое сечение сформированных устройств показано на **Рис. 7**,б.

После процедуры формовки устройства демонстрируют обратимое резистивное переключение в режиме статических ВАХ без каких-либо настроек ограничивающего тока (**Рис. 8**,а). Ресурс перезаписи самых маленьких ( $40 \times 40 \text{ нм}^2$ ) мемристоров в режиме одноимпульсного переключения (при трапециевидной форме импульса длительностью  $\tau = 2$  мкс и с фронтами 1 мкс) составляет ~  $7 \cdot 10^4$  циклов (см. **Рис. 8**,б). Совокупная вероятность значений  $R_{\text{On}}$  и  $R_{\text{Off}}$  для 100 циклов 35 случайно выбранных структур для устройств толщиной 3 нм демонстрирует приемлемый уровень однородности [43]. Большинство свойств изготовленных устройств находятся в одном диапазоне и не зависят от толщины функционального слоя HfO<sub>2</sub>. Единственным исключением является формующее напряжение, которое, очевидно, уменьшается для более тонких структур. Более того, для устройств толщиной 3 нм демонетру бля структур. Более того, для устройств толщиной 3 нм демонетруктур. Более того, для устройств толщины в которое, очевидно, уменьшается для более тонких структур. Более того, для устройств толщиной 3 нм демонетру в толь структур. Более того, для устройств толщиной 3 нм демонетру в толь и и структур. Более того, для устройств толщиной 3 нм демонетру в толь и и использования устройств и предпочтительно с точки зрения их использования в топологии кросс-бар.



**Рис. 4.** Эмуляция функции STDP в мемристорном устройстве TiN/HfO<sub>2</sub>/TiN: a) форма электрического импульса, подаваемого отдельно на оба электрода; б) «потенциирование» устройства парой разделенных во времени импульсов на электроды; в) область потенцирования, определяемая сверхпороговым напряжением; г) «депрессия» устройства импульсом противоположной полярности [41].



**Рис. 5.** а) ВАХ мемристора TiN/HfO<sub>2</sub>/TiN для режима комплементарного резистивного переключения (на вставках схематически показаны профили кислородных вакансий, соответствующие указанным точкам) [42]; б) схематический рисунок мемристорного устройства с нелинейным переключением, пригодного для реализации мемристорных нейронных сетей с использованием синаптической пластичности [53].



Рис. 6. Функция STDP, эмулированная в мемристорном устройстве на основе TiN/HfO<sub>2</sub>/TiN, выращенном ACO [41]

Результаты измерений отклика сопротивления на последовательности импульсов напряжения на изготовленных мемристорных наноустройствах TiN/HfO<sub>2</sub>/Pt в геометрии кросс-бар аналогичны



**Рис. 7.** а) Схема кросс-бара с мемристорными устройствами: серый – нижний электрод, синий – верхний электрод; красный – области с мемристорами; б) схематическое поперечное сечение изготовленных мемристорных устройств [43].

описанным выше TiN/HfO<sub>2</sub>/TiN, и подтверждают вывод о том, что такие резистивные устройства являются истинной функциональной мемристорной системой, управляемой зарядом [54], поскольку заряд, прошедший через устройство, пропорционален числу импульсов, т.е. интегральному времени подачи смещения. Как указывалось выше, такое поведение имитирует функции «долговременной потенциации» и «долговременной депрессии». Чтобы эмулировать функциональность STDP в изготовленных мемристорах, мы используем ранее предложенную [55] и экспериментально реализованную методологию (см. выше и в работе [43]). Импульсы выходного напряжения, имитирующие форму спайков реальных нейронов [51] представляют собой отрицательный трапециевидный «импульс» ( $\tau = 2$  мкс с фронтом 1 мкс) с амплитудой  $V = -0,6 \div -0,8$  В (подстроенный для каждой конкретной структуры и, как правило, разный для пре- и постсинаптического нейронов), за которым следует длинный ( $\tau = 1$  мс) положительный затухающий треугольный «хвост» с максимальной амплитудой V = 0,6 В.

Относительное изменение проводимости  $\Delta G$  в зависимости от времени задержки между спайками  $\Delta t$ , полученное на мемристоре Pt/HfO<sub>2</sub>/TN площадью 40 × 40 нм<sup>2</sup> и толщиной 4 нм, показано на **Рис.** 9. Обе ветви асимметричной характеристики могут быть аппроксимированы экспонентой, как и ожидается для данной формы спайка, что представляет собой функцию STDP. Стоит отметить, что наблюдаемая функция STDP наших мемристорных устройств в геометрии кросс-бар полностью аналогична описанной выше характеристике для мемристоров на основе TiN/HfO<sub>2</sub>/TiN, изготовленных с использованием АСО (см. Рис. 6), а также похожа на ту, которую демонстрируют биологические синапсы [55]. Эмулируемая функциональность долговременной потенциации и депрессии, а также продемонстрированная временная пластичность (STDP) указывают на пригодность «бесформовочных» наноразмерных мемристорных устройств TiN/HfO2/Pt для роли электронных могут использованы для аппаратной реализации синапсов, которые быть гибридной КМОП/мемристорной нейронной сети.

Вместе с тем, следует отметить, что проведенные исследования с мемристорными устройствами размером ~  $30 \times 30 \text{ нм}^2$  показали, что проблему потребления энергии в описанных мемристорных устройствах, составляющего ~  $1 \div 10 \text{ нДж}$  на каждый импульс SET и RESET, возникающего при уровне тока ~ 1 мА, не удается решить путем их масштабирования. Еще один путь радикального снижения энергопотребления может заключаться в точном ограничении тока с помощью транзисторов в гибридной нейронной сети при переключении мемристоров в кросс-бар массиве. Альтернативно, можно использовать другие комбинации материалов в мемристорной структуре, в частности, Ta/TaO<sub>x</sub>/Pt, на которой нами были достигнуты токи переключения ~ 10 пДж (при длительности импульсов ~ 50 нс) [56].



**Рис. 8.** Результаты электрических измерений на мемристоре на основе  $HfO_2$  (3 нм) в геометрии кросс-бар размером 40 × 40 нм<sup>2</sup>: а) типичная статическая ВАХ, демонстрирующая эффект обратимого резистивного переключения; б) испытание на ресурс перезаписи, подтверждающее 10<sup>5</sup> циклов переключения [43].



**Рис. 9.** Асимметричная функция STDP, эмулированная в мемристоре в геометрии кросс-бар  $40 \times 40$  нм<sup>2</sup> на основе Pt/HfO<sub>2</sub>/TiN с толщиной слоя HfO<sub>2</sub> 4 нм [43].

### 3. Мемристор 2-го порядка на основе сегнетоэлектрического Hf0.5Zr0.5O2

В качестве альтернативы, переменной состояния, определяющей «синаптический вес», может выступать направление и величина поляризации в тонкой пленке сегнетоэлектрика (СЭ). Благодаря присущим СЭ физическим свойствам, такие устройства памяти могут демонстрировать превосходную стабильность и воспроизводимость параметров переключения, а также потенциально неограниченное число циклов перезаписи [57]. В концепции памяти с СЭ туннельным переходом (ferroelectric tunnel junction, СТП) [58,59] информация кодируется ориентацией поляризации в туннельно-прозрачном СЭ барьере, помещенном между двумя электродами. Переключение поляризации влияет на асимметричную форму профиля потенциальной энергии и, следовательно, туннельный ток через барьер. Кроме того, возможность настройки сопротивления путем постепенного переключения поляризации в многодоменном слое СЭ позволяет создавать практически непрерывный диапазон уровней сопротивления между состояниями с низким и высоким сопротивлением (ON и OFF, соответственно) [60,61]. Ранее СТП изготавливались с использованием классических перовскитных сегнетоэлектрических материалов [62]. В качестве альтернативы, открытие сегнетоэлектрических свойств в легированных поликристаллических тонких [38,39] и сверхтонких [40] пленках оксида гафния открыло возможность для разработки совместимых с комплементарными структурами металлоксид-полупроводник (КМОП) СЭ-устройств памяти. Действительно, недавно были реализованы

мемристоры на основе СЭ  $HfO_2$  [63]. Более того, была продемонстрирована синаптическая функциональность в таких мемристорных устройствах первого порядка [64]. Однако, высокая частота работы и отсутствие внутреннего механизма уменьшения сопротивления не позволяют ожидать эмуляции временного синаптического поведения в этих устройствах. Между тем, богатая дефектами граница раздела Si/HfO<sub>2</sub>, которая в свое время была ограничением для интеграции HfO<sub>2</sub> в качестве подзатворного диэлектрика в логических КМОП микросхемах [65], может обеспечить внутренний временной механизм изменения сопротивления в мемристорах на основе СТП.

В описанном ниже подходе был реализован СЭ мемристор второго порядка на основе  $HfO_2$ , который демонстрирует несколько функций синаптического обучения, таких как усиление/ослабление парными импульсами (*англ.* paired pulse facilitation/depression, PPF/PPD), и SRDP в диапазоне частот спайков, типичном для биологических систем [46]. Постепенное увеличение и уменьшение сопротивления в таком СЭ мемристоре, контролируемое частотой спайков, объясняется эволюцией внутреннего деполяризующего электрического поля, связанного с захватом/высвобождением заряда на дефектных состояниях на границе раздела между СЭ  $HfO_2$  и электродом из высоколегированного Si.

Постепенная эволюция статических вольтамперных характеристик в зависимости от амплитуды напряжения переключения в диапазоне V = 1 - 2,7 В представлена на Рис. 10,а (подробности измерений ВАХ описаны в статье [46] в разделе S4 «Дополнительная информация»). Постепенные изменения дифференциального сопротивления, извлеченные из набора этих данных, являются мемристивных свойств в нашем устройстве CTI. Чтобы подтвердить признаком сегнетоэлектрическое происхождение резистивного переключения, следует сравнить коэрцитивное напряжение с напряжением резистивным переключения. Зависимость отношения дифференциальных сопротивлений R<sub>OFF</sub>/R<sub>ON</sub> (для конкретного напряжения считывания в 1 В) вдоль петли гистерезиса от предельного приложенного напряжения в СТП показано на Рис. 10, b. Петля гистерезиса сопротивления смещена в сторону положительного напряжения, в частности, средний сдвиг коэрцитивного напряжения влево составляет ~ 0,4 В, что хорошо согласуется со значениями, полученными из результатов импульсного переключения (см. [46]). Корреляция между переключением сопротивления и коэрцитивными напряжением, а также независимость плотности тока от площади устройства (Рис. 10,с), являются свидетельствами СЭ происхождения изменений сопротивления в СТП на основе p<sup>+</sup>-Si/CЭ HZO/TiN.

Для проверки воспроизводимости резистивных переключений в СТП отношение  $R_{OFF}/R_{ON}$  было измерено (после проведения процедуры «пробуждении» СЭ) для 110 устройств путем измерения статических вольтамперных характеристик с максимальным напряжением смещения V = 2,7 В и дифференциальным сопротивлением, измеренным при 1 В. В то время как в ~ 10 % испытанных устройств произошел электрический пробой во время процесса пробуждения, остальные ~ 90 % устройств продемонстрировали очень хорошую воспроизводимость по сравнению с мемристорами на основе HfO<sub>2</sub> (см. выше), управляемыми кислородными вакансиями, со средним  $R_{OFF}/R_{ON} \approx 8$  (**Рис.** 11,а).

Дополнительным доказательством сегнетоэлектрического происхождения резистивных переключений в СТП-мемристорах является наблюдение корреляции между значением СЭ поляризации и отношением  $R_{OFF}/R_{ON}$  в зависимости от количества циклов переключения, что показано на **Рис. 11**,b. Действительно, известно, что исходные пленки на основе СЭ HfO<sub>2</sub> содержат значительные доли неполярных моноклинной и тетрагональной фаз [66]. Более того, переключение поляризации подавляется «пиннингом» доменов из-за внутренних полей, создаваемых смещением кислородных вакансий, изначально накопленных на границах раздела с электродами [67]. На начальном этапе работы конденсатора на основе СЭ HfO<sub>2</sub> (так называемый процесс «пробуждения») происходят как индуцированные полем фазовые превращения из неполярных фаз в полярную орторомбическую фазу, так и постепенное уменьшение внутренних полей. Эти эффекты приводят к



**Рис. 10**. (а) Статические ВАХ для различных напряжений переключения в диапазоне 1 - 2,7 В. (b) Соответствующая зависимость отношения  $R_{\text{OFF}}/R_{\text{ON}}$  от напряжения переключения. (c) График зависимости плотности тока от площади устройства для состояния OFF (голубой) и состояния ON (коралловый) [46].



**Рис.** 11. Характеристики мемристоров на основе p<sup>+</sup>-Si/C $\ni$  HZO/TiN. (а) Воспроизводимость: дифференциальные сопротивления  $R_{ON}$  и  $R_{OFF}$ , измеренные для 100 протестированных устройств; (b) Переключаемая поляризация (коралловая линия) и отношение  $R_{OFF}/R_{ON}$  (голубая линия) в зависимости от количества циклов переключения [46].

открытию изначально «пережатого» гистерезиса P-V, которое сопровождается эволюцией статической вольтамперной характеристики в исследуемых СТП на основе НZO (см. доп. информацию S4 к статье [46]). Остаточная поляризация, а также отношение  $R_{OFF}/R_{ON}$  стабилизируются после  $5 \cdot 10^4$  циклов.

Далее обсуждаются физические механизмы, лежащие в основе двух специфических явлений в мемристорных устройствах СТП на основе p<sup>+</sup>-Si/CЭ HZO/TiN: (i) встроенное электрическое поле,



**Рис. 12.** (а) Смоделированная электронная зонная диаграмма СТП на основе  $p^+$ -Si/HZO/TiN для обоих направлений поляризации при приложенном напряжении  $V_{appl} = 1$  В. (b) Электронная зонная диаграмма устройства, восстановленная из экспериментальных данных (СВО – положение зоны проводимости относительно уровня Ферми) [46].

вызывающее деполяризацию, и (ii) наблюдаемая временная динамика коэрцитивных напряжений. Результаты дополнительных измерений C-V характеристик (не показаны), рассматриваемые вместе с вышеописанными характеристиками устройства, указывают на наличие ловушек донорного типа на границе с Si. Эти ловушки положительно заряжены (заряд ловушек  $Q_t > 0$ ) в релаксированном состоянии, то есть в отсутствии напряжения либо при низкочастотном воздействии, и мы приписываем наблюдаемое встроенное электрическое поле этим зарядам на границе раздела.

Чтобы лучше понять влияние интерфейсных ловушек на форму потенциальных барьеров через переход, было выполнено моделирование электронной зонной структуры p<sup>+</sup>-Si/CЭ HZO/TiN нашего СТП-устройства с реалистичными параметрами. В частности, было взято напряжение для реализации «плоской» (неизогнутой) электронной зоны в p<sup>+</sup>-Si  $V_{FB} = -0,45$  B, извлеченное из данных C-V (см. в статье [46]). Смоделированная диаграмма зон в СТП (**Рис. 12**,а) показывает состояние обеднения/инверсии в Si для обоих направлений поляризации. Плотность заряженных состояний, соответствующих смоделированным зонным диаграммам, составляет ~  $7 \cdot 10^{12}$  см<sup>-2</sup>, что эквивалентно захваченному заряду ~ 1 мкКл/см<sup>2</sup>, ранее измеренному для подобных структур и приписанному СЭ заряду [45]. Точные электронные граничные условия на интерфейсе p<sup>+</sup>-Si/HZO, а также изгиб зон в p<sup>+</sup>-Si в контакте с исходным слоем СЭ НZO, восстановленные из экспериментальных данных (см. в статье [46]), показаны на **Рис. 12**,b. Полученное напряжение «плоской зоны»  $V_{FB} \approx -0,39$  В очень хорошо согласуется с  $V_{FB} = -0,45$  B, полученным из измерений C-V, что подтверждает справедливость модели. Из реконструированной зонной диаграммы очевидно наличие положительно заряженных дефектных состояний в слое НZO в релаксированном состоянии.

исследования частотной характеристики сопротивления нашего мемристорного Для СТП-устройства в качестве внутреннего механизма рассеяния было рассмотрено поведение интерфейсных ловушек. В частности, мгновенное сопротивление структуры p<sup>+</sup>-Si/HZO/TiN зависит от частоты приложенных импульсов напряжения через взаимодействие двух описанных механизмов: эффекта деполяризации в СЭ и частотной зависимости падения напряжения на СЭ. В общих чертах, во время импульсного (спайкового) воздействия с определенной длительностью коэрцитивное напряжение зависит от заряда, накопленного на границе раздела. Переключающий импульс с амплитудой ниже коэрцитивного напряжения для определенной длительности импульса не приводит к переключению поляризации. Однако, если время задержки между импульсами короче, чем время жизни возбужденного состояния, последовательные импульсы приведут к накоплению зарядов на

интерфейсных ловушках, что приведет к увеличению падения потенциала на СЭ слое и переключит устройство в состояние ON.

Чтобы оценить влияние частоты переключения на динамику накопления заряда на интерфейсе р+-Si/HZO, мы провели моделирование процесса захвата-высвобождения с использованием модели, описанной в [46]. Концентрация накопленных зарядов увеличивается (Рис. 13,а), если время задержки мало по сравнению со временем релаксации интерфейсных ловушек, и, наоборот, концентрация заряда на интерфейсе уменьшается при увеличении времени задержки импульса. Действительно, в нашем СТП-устройстве смещение на высокой (200 Гц) частоте постепенно увеличивает падение напряжения на сегнетоэлектрическом слое, что приводит к переключению сегнетоэлектрических доменов и, следовательно, устанавливает структуру в состояние с более низким сопротивлением (ON), как показано на Рис. 13,b. Эта функциональность похожа на усиление парными импульсами (PPF) в биологических синапсах. Уменьшение частоты последовательности импульсов постепенно переводит устройство в состояние высокого сопротивления (OFF) из-за постепенного спадания потенциала на СЭ слое и последующего обратного переключения поляризации, эмулируя таким образом ослабление импульсами (PPD) (Рис. парными 13.c).



Рис. 13. (а) Расчетная концентрация *n* накопленного заряда на интерфейсе  $p^+$ -Si/HZO (в условных единицах) для двух различных времен задержки между импульсами напряжения, которые генерируют носители. (b) Экспериментальная демонстрация функциональности PPF и PPD в мемристорном устройстве  $p^+$ -Si/HZO/TiN. Проводимость (синаптический вес)  $\Delta w$  (коралловый) изменяется во время нескольких последовательных импульсов напряжения переключения (голубой) с одинаковой амплитудой (2,5 В) и длительностью (10 мкс), но с разной частотой (импульс считывания 1 В, 5 мс). Тест SRDP, показывающий изменение проводимости (синаптического веса)  $\Delta w$  в  $p^+$ -Si/HZO/TiN устройстве в зависимости от времени задержки между импульсами из-за эффекта деполяризации (с) и временного эффекта накопления неосновных носителей заряда в обедненной области (d), на вставках показаны соответствующие последовательности импульсов напряжения [46].

Как описано выше, этот эффект достигается за счет взаимодействия между эффектом деполяризации и накоплением заряда, однако эффект деполяризации сам по себе может использоваться для наблюдения пластичности, зависящей от частоты спайков (SRDP). В этом случае

проводимость устройства уменьшается со временем после импульса переключения из-за эффекта деполяризации. Чтобы различать эти два эффекта, использовались разные формы сигнала напряжения (**Puc. 13**, c, d). В случае чистого эффекта деполяризации в последовательности импульсов (вставка на **Puc. 13**, c) импульс напряжения считывания предшествует импульсу переключения (4 В) с амплитудой значительно выше коэрцитивного напряжения ( $V_c \approx 3, 1$  В) при данной частоте для обеспечения полного переключения поляризации. Изменение проводимости до 500 % достигается при наименьшем времени задержки между импульсами в 10 мкс. Во втором случае импульс считывания (вставка на **Puc. 13**, d) следует за импульсом переключения с амплитудой (2,5 В) меньше коэрцитивного напряжения с амплитудой (2,5 В) меньше коэрцитивного переключения с амплитудой (2,5 В) меньше коэрцитивного напряжения с амплитудой (2,5 В) меньше коэрцитивного эффектом деполяризации. Эффект накопления заряда на интерфейсных состояниях приводит к изменению проводимости до 30 %.

Таким образом, используя временную динамику в туннельном переходе на основе сегнетоэлектрика  $HfO_2$  с высоколегированным кремнием в качестве нижнего электрода, был реализован новый тип мемристора второго порядка. Модуляция проводимости (синаптического веса) с  $R_{OFF}/R_{ON} \sim 8$  достигается посредством постепенного переключения сегнетоэлектрических доменов, влияющих на потенциальный барьер в структуре. Встроенное электрическое поле и частотно-зависимый отклик заряженных дефектных состояний на интерфейсе с нижним электродом Si обеспечивают внутреннюю временную динамику, которая может быть использована для аппаратной эмуляции биологического синапса. В частности, были продемонстрированы такие синаптические функции, как кратковременная пластичность, PPF, PPD и SRDP. При этом, в отличие от мемристоров, основанных на дрейфе и диффузии, для сегнетоэлектрического мемристора второго порядка присущи превосходная воспроизводимость и долговечность.

### 4. Заключение

В статье обсуждается разработка аппаратной базы создания не-фон-Неймановской архитектуры, которая может быть использована для аппаратной реализации нейронных сетей, то есть создания электронных компонентов или систем, интегрированных на чипе, которые могли бы на физическом уровне воспроизводить функциональность нейронов и синапсов, сохраняя при этом потенциал наноразмерного масштабирования. В качестве таких искусственных синапсов рассмотрены примеры ранее исследованных мемристоров 1-го и 2-го порядка на основе наноразмерных диэлектрических и сегнетоэлектрических слоев HfO<sub>2</sub> в структурах TiN/HfO<sub>2</sub>/TiN и TiN/Hf<sub>0.5</sub>Zr<sub>0.5</sub>O<sub>2</sub>/p<sup>+</sup>-Si, соответственно. В таких мемристорных устройствах продемонстрированы различные виды синаптической функциональности, в том числе, STP/STD, LTP/LTD, STDP, PPF и SRDP.

### Благодарность

Авторы выражают благодарность за финансовую поддержку Минобрнауки в рамках выполнения Госзадания (Соглашение № 075-03-2025-662 17.01.2025, проект FSMG-2023-0006).

Рисунки перепечатаны с разрешения издательств **American Institute of Physics** [Yu. Matveyev, et al., Journal of Applied Physics 117 (2015) 044901. https://doi.org/10.1063/1.4905792], **Springer** [Y. Matveyev et al., Nanoscale Res. Lett. 11 (2016) 147. https://doi.org/10.1186/s11671-016-1360-6] и American Chemical Society [V. Mikheev, et al. ACS Appl. Mater. Interfaces 11 (2019) 32108–32114. https://doi.org/10.1021/acsami.9b08189)].

### Ссылки:

- [1] S. Furber, Large-scale neuromorphic computing systems, J. Neural Eng. 13 (2016) 051001. https://doi.org/10.1088/1741-2560/13/5/051001.
- [2] Wm.A. Wulf, S.A. McKee, Hitting the memory wall: implications of the obvious, SIGARCH Comput. Archit. News 23 (1995) 20–24. https://doi.org/10.1145/216585.216588.
- [3] D. Efnusheva, A. Cholakoska, A. Tentov, A Survey of Different Approaches for Overcoming the Processor Memory Bottleneck, IJCSIT 9 (2017) 151–163. https://doi.org/10.5121/ijcsit.2017.9214.
- [4] M. Davies, A. Wild, G. Orchard, Y. Sandamirskaya, G.A.F. Guerra, P. Joshi, P. Plank, S.R. Risbud, Advancing Neuromorphic Computing With Loihi: A Survey of Results and Outlook, Proc. IEEE 109 (2021) 911–934. https://doi.org/10.1109/JPROC.2021.3067593.
- [5] F. Akopyan, J. Sawada, A. Cassidy, R. Alvarez-Icaza, J. Arthur, P. Merolla, N. Imam, Y. Nakamura, P. Datta, G.-J. Nam, B. Taba, M. Beakes, B. Brezzo, J.B. Kuang, R. Manohar, W.P. Risk, B. Jackson, D.S. Modha, TrueNorth: Design and Tool Flow of a 65 mW 1 Million Neuron Programmable Neurosynaptic Chip, IEEE Trans. Comput.-Aided Des. Integr. Circuits Syst. 34 (2015) 1537–1557. https://doi.org/10.1109/TCAD.2015.2474396.
- [6] I. Cutress, Intel's Process Roadmap to 2025: with 4nm, 3nm, 20A and 18A?!, (2021). https://www.anandtech.com/show/16823/intel-accelerated-offensive-process-roadmap-updates-to-10nm-7nm-4nm-3nm-20a-18a-packaging-foundry-emib-foveros.
- [7] Taking Neuromorphic Computing to the Next Level with Loihi 2. TechnologyBrief, (2021). https://www.intel.com/content/www/us/en/research/neuromorphic-computing-loihi-2-technology-brief.html.
- [8] K. Rupp, Microprocessor trend data, (2022). https://github.com/karlrupp/microprocessor-trend-data.
- [9] K. Sun, J. Chen, X. Yan, The Future of Memristors: Materials Engineering and Neural Networks, Adv Funct Materials 31 (2021) 2006773. https://doi.org/10.1002/adfm.202006773.
- [10] D.B. Strukov, G.S. Snider, D.R. Stewart, R.S. Williams, The missing memristor found, Nature 453 (2008) 80–83. https://doi.org/10.1038/nature06932.
- [11] S.H. Jo, T. Chang, I. Ebong, B.B. Bhadviya, P. Mazumder, W. Lu, Nanoscale Memristor Device as Synapse in Neuromorphic Systems, Nano Lett. 10 (2010) 1297–1301. https://doi.org/10.1021/nl904092h.
- [12] Y. Wu, S. Yu, H.-S.P. Wong, Y.-S. Chen, H.-Y. Lee, S.-M. Wang, P.-Y. Gu, F. Chen, M.-J. Tsai, AlOx-Based Resistive Switching Device with Gradual Resistance Modulation for Neuromorphic Device Application, in: 2012 4th IEEE International Memory Workshop, IEEE, Milan, Italy, 2012: pp. 1–4. https://doi.org/10.1109/IMW.2012.6213663.
- [13] K.-H. Kim, S. Gaba, D. Wheeler, J.M. Cruz-Albrecht, T. Hussain, N. Srinivasa, W. Lu, A Functional Hybrid Memristor Crossbar-Array/CMOS System for Data Storage and Neuromorphic Applications, Nano Lett. 12 (2012) 389–395. https://doi.org/10.1021/nl203687n.
- [14] S. Yu, B. Gao, Z. Fang, H. Yu, J. Kang, H. -S. P. Wong, A Low Energy Oxide-Based Electronic Synaptic Device for Neuromorphic Visual Systems with Tolerance to Device Variation, Advanced Materials 25 (2013) 1774–1779. https://doi.org/10.1002/adma.201203680.
- [15] L. Khacef, P. Klein, M. Cartiglia, A. Rubino, G. Indiveri, E. Chicca, Spike-based local synaptic plasticity: a survey of computational models and neuromorphic circuits, Neuromorph. Comput. Eng. 3 (2023) 042001. https://doi.org/10.1088/2634-4386/ad05da.
- [16] S.H. Jo, K.-H. Kim, W. Lu, High-Density Crossbar Arrays Based on a Si Memristive System, Nano Lett. 9 (2009) 870–874. https://doi.org/10.1021/nl8037689.
- [17] Q. Xia, W. Robinett, M.W. Cumbie, N. Banerjee, T.J. Cardinali, J.J. Yang, W. Wu, X. Li, W.M. Tong, D.B. Strukov, G.S. Snider, G. Medeiros-Ribeiro, R.S. Williams, Memristor–CMOS Hybrid Integrated Circuits for Reconfigurable Logic, Nano Lett. 9 (2009) 3640–3645. https://doi.org/10.1021/nl901874j.
- [18] D.S. Jeong, K.M. Kim, S. Kim, B.J. Choi, C.S. Hwang, Memristors for Energy-Efficient New Computing Paradigms, Adv Elect Materials 2 (2016) 1600090. https://doi.org/10.1002/aelm.201600090.

- [19] S. Ambrogio, P. Narayanan, H. Tsai, R.M. Shelby, I. Boybat, C. Di Nolfo, S. Sidler, M. Giordano, M. Bodini, N.C.P. Farinha, B. Killeen, C. Cheng, Y. Jaoudi, G.W. Burr, Equivalent-accuracy accelerated neural-network training using analogue memory, Nature 558 (2018) 60–67. https://doi.org/10.1038/s41586-018-0180-5.
- [20] W. Maass, Networks of spiking neurons: The third generation of neural network models, Neural Networks 10 (1997) 1659–1671. https://doi.org/10.1016/S0893-6080(97)00011-7.
- [21] T.-Y. Wang, J.-L. Meng, M.-Y. Rao, Z.-Y. He, L. Chen, H. Zhu, Q.-Q. Sun, S.-J. Ding, W.-Z. Bao, P. Zhou, D.W. Zhang, Three-Dimensional Nanoscale Flexible Memristor Networks with Ultralow Power for Information Transmission and Processing Application, Nano Lett. 20 (2020) 4111–4120. https://doi.org/10.1021/acs.nanolett.9b05271.
- [22] S.G. Hu, Y. Liu, T.P. Chen, Z. Liu, Q. Yu, L.J. Deng, Y. Yin, S. Hosaka, Emulating the paired-pulse facilitation of a biological synapse with a NiO<sub>x</sub>-based memristor, Applied Physics Letters 102 (2013) 183510. https://doi.org/10.1063/1.4804374.
- [23] S. Kim, C. Du, P. Sheridan, W. Ma, S. Choi, W.D. Lu, Experimental Demonstration of a Second-Order Memristor and Its Ability to Biorealistically Implement Synaptic Plasticity, Nano Lett. 15 (2015) 2203– 2211. https://doi.org/10.1021/acs.nanolett.5b00697.
- [24] C. Du, W. Ma, T. Chang, P. Sheridan, W.D. Lu, Biorealistic Implementation of Synaptic Functions with Oxide Memristors through Internal Ionic Dynamics, Adv. Funct. Mater. 25 (2015) 4290–4299. https://doi.org/10.1002/adfm.201501427.
- [25] S. Kumar, X. Wang, J.P. Strachan, Y. Yang, W.D. Lu, Dynamical memristors for higher-complexity neuromorphic computing, Nat Rev Mater 7 (2022) 575–591. https://doi.org/10.1038/s41578-022-00434z.
- [26] S. Pi, P. Lin, Q. Xia, Cross point arrays of 8 nm × 8 nm memristive devices fabricated with nanoimprint lithography, Journal of Vacuum Science & Technology B, Nanotechnology and Microelectronics: Materials, Processing, Measurement, and Phenomena 31 (2013) 06FA02. https://doi.org/10.1116/1.4827021.
- [27] M. Yang, X. Zhao, Q. Tang, N. Cui, Z. Wang, Y. Tong, Y. Liu, Stretchable and conformable synapse memristors for wearable and implantable electronics, Nanoscale 10 (2018) 18135–18144. https://doi.org/10.1039/C8NR05336G.
- [28] S. Chen, T. Zhang, S. Tappertzhofen, Y. Yang, I. Valov, Electrochemical-Memristor-Based Artificial Neurons and Synapses—Fundamentals, Applications, and Challenges, Advanced Materials 35 (2023) 2301924. https://doi.org/10.1002/adma.202301924.
- [29] S. Yu, X. Guan, H.-S.P. Wong, Conduction mechanism of TiN/HfO<sub>x</sub>/Pt resistive switching memory: A trap-assisted-tunneling model, Applied Physics Letters 99 (2011) 063507. https://doi.org/10.1063/1.3624472.
- [30] F. De Stefano, M. Houssa, J.A. Kittl, M. Jurczak, V.V. Afanas'ev, A. Stesmans, Semiconducting-like filament formation in TiN/HfO<sub>2</sub>/TiN resistive switching random access memories, Applied Physics Letters 100 (2012) 142102. https://doi.org/10.1063/1.3696672.
- [31] S. Cimino, A. Padovani, L. Larcher, V.V. Afanas'ev, H.J. Hwang, Y.G. Lee, M. Jurczac, D. Wouters, B.H. Lee, H. Hwang, L. Pantisano, A study of the leakage current in TiN/HfO<sub>2</sub>/TiN capacitors, Microelectronic Engineering 95 (2012) 71–73. https://doi.org/10.1016/j.mee.2011.03.009.
- [32] L. Zhao, H.-Y. Chen, S.-C. Wu, Z. Jiang, S. Yu, T.-H. Hou, H.-S.P. Wong, Y. Nishi, Multi-level control of conductive nano-filament evolution in HfO<sub>2</sub> ReRAM by pulse-train operations, Nanoscale 6 (2014) 5698–5702. https://doi.org/10.1039/C4NR00500G.
- [33] H.-D. Kim, F. Crupi, M. Lukosius, A. Trusch, C. Walczyk, C. Wenger, Resistive switching characteristics of integrated polycrystalline hafnium oxide based one transistor and one resistor devices fabricated by atomic vapor deposition methods, Journal of Vacuum Science & Technology B, Nanotechnology and Microelectronics: Materials, Processing, Measurement, and Phenomena 33 (2015) 052204. https://doi.org/10.1116/1.4928412.

- [34] U. Chand, K.-C. Huang, C.-Y. Huang, T.-Y. Tseng, Mechanism of Nonlinear Switching in HfO<sub>2</sub>-Based Crossbar RRAM With Inserting Large Bandgap Tunneling Barrier Layer, IEEE Trans. Electron Devices 62 (2015) 3665–3670. https://doi.org/10.1109/TED.2015.2471835.
- [35] S. Privitera, G. Bersuker, S. Lombardo, C. Bongiorno, D.C. Gilmer, Conductive filament structure in HfO<sub>2</sub> resistive switching memory devices, Solid-State Electronics 111 (2015) 161–165. https://doi.org/10.1016/j.sse.2015.05.044.
- [36] S. Yu, Y. Wu, R. Jeyasingh, D. Kuzum, H.-S.P. Wong, An Electronic Synapse Device Based on Metal Oxide Resistive Switching Memory for Neuromorphic Computation, IEEE Trans. Electron Devices 58 (2011) 2729–2737. https://doi.org/10.1109/TED.2011.2147791.
- [37] S. Long, L. Perniola, C. Cagli, J. Buckley, X. Lian, E. Miranda, F. Pan, M. Liu, J. Suñé, Voltage and Power-Controlled Regimes in the Progressive Unipolar RESET Transition of HfO<sub>2</sub>-Based RRAM, Sci Rep 3 (2013) 2929. https://doi.org/10.1038/srep02929.
- [38] T.S. Böscke, J. Müller, D. Bräuhaus, U. Schröder, U. Böttger, Ferroelectricity in hafnium oxide thin films, Applied Physics Letters 99 (2011) 102903. https://doi.org/10.1063/1.3634052.
- [39] J. Müller, T.S. Böscke, D. Bräuhaus, U. Schröder, U. Böttger, J. Sundqvist, P. Kücher, T. Mikolajick, L. Frey, Ferroelectric Zr<sub>0.5</sub>Hf<sub>0.5</sub>O<sub>2</sub> thin films for nonvolatile memory applications, Applied Physics Letters 99 (2011) 112901. https://doi.org/10.1063/1.3636417.
- [40] A. Chernikova, M. Kozodaev, A. Markeev, D. Negrov, M. Spiridonov, S. Zarubin, O. Bak, P. Buragohain, H. Lu, E. Suvorova, A. Gruverman, A. Zenkevich, Ultrathin Hf<sub>0.5</sub>Zr<sub>0.5</sub>O<sub>2</sub> Ferroelectric Films on Si, ACS Appl. Mater. Interfaces 8 (2016) 7232–7237. https://doi.org/10.1021/acsami.5b11653.
- [41] Yu. Matveyev, K. Egorov, A. Markeev, A. Zenkevich, Resistive switching and synaptic properties of fully atomic layer deposition grown TiN/HfO<sub>2</sub>/TiN devices, Journal of Applied Physics 117 (2015) 044901. https://doi.org/10.1063/1.4905792.
- [42] K.V. Egorov, R.V. Kirtaev, Yu.Yu. Lebedinskii, A.M. Markeev, Yu.A. Matveyev, O.M. Orlov, A.V. Zablotskiy, A.V. Zenkevich, Complementary and bipolar regimes of resistive switching in TiN/HfO<sub>2</sub>/TiN stacks grown by atomic-layer deposition, Physica Status Solidi (a) 212 (2015) 809–816. https://doi.org/10.1002/pssa.201431674.
- [43] Y. Matveyev, R. Kirtaev, A. Fetisova, S. Zakharchenko, D. Negrov, A. Zenkevich, Crossbar Nanoscale HfO<sub>2</sub>-Based Electronic Synapses, Nanoscale Res Lett 11 (2016) 147. https://doi.org/10.1186/s11671-016-1360-6.
- [44] R. Kirtaev, Yu. Matveyev, A. Fetisova, D. Negrov, A. Zenkevich, Combined optical/e-beam lithography approach for the development of HfO<sub>2</sub>-based memristors in crossbars, in: 2015 International Conference on Memristive Systems (MEMRISYS), IEEE, Paphos, Cyprus, 2015: pp. 1–2. https://doi.org/10.1109/MEMRISYS.2015.7378397.
- [45] A. Chouprik, A. Chernikova, A. Markeev, V. Mikheev, D. Negrov, M. Spiridonov, S. Zarubin, A. Zenkevich, Electron transport across ultrathin ferroelectric Hf<sub>0.5</sub>Zr<sub>0.5</sub>O<sub>2</sub> films on Si, Microelectronic Engineering 178 (2017) 250–253. https://doi.org/10.1016/j.mee.2017.05.028.
- [46] V. Mikheev, A. Chouprik, Y. Lebedinskii, S. Zarubin, Y. Matveyev, E. Kondratyuk, M.G. Kozodaev, A.M. Markeev, A. Zenkevich, D. Negrov, Ferroelectric Second-Order Memristor, ACS Appl. Mater. Interfaces 11 (2019) 32108–32114. https://doi.org/10.1021/acsami.9b08189.
- [47] J.Y. Seok, S.J. Song, J.H. Yoon, K.J. Yoon, T.H. Park, D.E. Kwon, H. Lim, G.H. Kim, D.S. Jeong, C.S. Hwang, A Review of Three-Dimensional Resistive Switching Cross-Bar Array Memories from the Integration and Materials Property Points of View, Adv Funct Materials 24 (2014) 5316–5339. https://doi.org/10.1002/adfm.201303520.
- [48] S.F. Cooke, T.V.P. Bliss, Plasticity in the human central nervous system, Brain 129 (2006) 1659–1673. https://doi.org/10.1093/brain/awl082.
- [49] Y. Li, Y. Zhong, J. Zhang, L. Xu, Q. Wang, H. Sun, H. Tong, X. Cheng, X. Miao, Activity-Dependent Synaptic Plasticity of a Chalcogenide Electronic Synapse for Neuromorphic Systems, Sci Rep 4 (2014) 4906. https://doi.org/10.1038/srep04906.

- [50] G. Bi, M. Poo, Synaptic Modifications in Cultured Hippocampal Neurons: Dependence on Spike Timing, Synaptic Strength, and Postsynaptic Cell Type, J. Neurosci. 18 (1998) 10464–10472. https://doi.org/10.1523/JNEUROSCI.18-24-10464.1998.
- [51] A.L. Hodgkin, A.F. Huxley, A quantitative description of membrane current and its application to conduction and excitation in nerve, The Journal of Physiology 117 (1952) 500–544. https://doi.org/10.1113/jphysiol.1952.sp004764.
- [52] R. Quian Quiroga, What is the real shape of extracellular spikes?, Journal of Neuroscience Methods 177 (2009) 194–198. https://doi.org/10.1016/j.jneumeth.2008.09.033.
- [53] D. Negrov, I. Karandashev, V. Shakirov, Yu. Matveyev, W. Dunin-Barkowski, A. Zenkevich, An approximate backpropagation learning rule for memristor based neural networks using synaptic plasticity, Neurocomputing 237 (2017) 193–199. https://doi.org/10.1016/j.neucom.2016.10.061.
- [54] L. Chua, The Fourth Element, in: A. Adamatzky, L. Chua (Eds.), Memristor Networks, Springer International Publishing, Cham, 2014: pp. 1–13. https://doi.org/10.1007/978-3-319-02630-5\_1.
- [55] S. Song, K.D. Miller, L.F. Abbott, Competitive Hebbian learning through spike-timing-dependent synaptic plasticity, Nat Neurosci 3 (2000) 919–926. https://doi.org/10.1038/78829.
- [56] M. Zhuk, S. Zarubin, I. Karateev, Y. Matveyev, E. Gornev, G. Krasnikov, D. Negrov, A. Zenkevich, On-Chip TaO<sub>x</sub>-Based Non-volatile Resistive Memory for in vitro Neurointerfaces, Front. Neurosci. 14 (2020) 94. https://doi.org/10.3389/fnins.2020.00094.
- [57] J.F. Scott, Ferroelectric Memories, Springer Berlin Heidelberg, Berlin, Heidelberg, 2000. https://doi.org/10.1007/978-3-662-04307-3.
- [58] H. Kohlstedt, N.A. Pertsev, J. Rodríguez Contreras, R. Waser, Theoretical current-voltage characteristics of ferroelectric tunnel junctions, Phys. Rev. B 72 (2005) 125341. https://doi.org/10.1103/PhysRevB.72.125341.
- [59] M.Ye. Zhuravlev, R.F. Sabirianov, S.S. Jaswal, E.Y. Tsymbal, Giant Electroresistance in Ferroelectric Tunnel Junctions, Phys. Rev. Lett. 94 (2005) 246802. https://doi.org/10.1103/PhysRevLett.94.246802.
- [60] A. Chanthbouala, V. Garcia, R.O. Cherifi, K. Bouzehouane, S. Fusil, X. Moya, S. Xavier, H. Yamada, C. Deranlot, N.D. Mathur, M. Bibes, A. Barthélémy, J. Grollier, A ferroelectric memristor, Nature Mater 11 (2012) 860–864. https://doi.org/10.1038/nmat3415.
- [61] D.J. Kim, H. Lu, S. Ryu, C.-W. Bark, C.-B. Eom, E.Y. Tsymbal, A. Gruverman, Ferroelectric Tunnel Memristor, Nano Lett. 12 (2012) 5697–5702. https://doi.org/10.1021/nl302912t.
- [62] A. Gruverman, D. Wu, H. Lu, Y. Wang, H.W. Jang, C.M. Folkman, M.Ye. Zhuravlev, D. Felker, M. Rzchowski, C.-B. Eom, E.Y. Tsymbal, Tunneling Electroresistance Effect in Ferroelectric Tunnel Junctions at the Nanoscale, Nano Lett. 9 (2009) 3539–3543. https://doi.org/10.1021/nl901754t.
- [63] F. Ambriz-Vargas, G. Kolhatkar, M. Broyer, A. Hadj-Youssef, R. Nouar, A. Sarkissian, R. Thomas, C. Gomez-Yáñez, M.A. Gauthier, A. Ruediger, A Complementary Metal Oxide Semiconductor Process-Compatible Ferroelectric Tunnel Junction, ACS Appl. Mater. Interfaces 9 (2017) 13262–13268. https://doi.org/10.1021/acsami.6b16173.
- [64] H.Y. Yoong, H. Wu, J. Zhao, H. Wang, R. Guo, J. Xiao, B. Zhang, P. Yang, S.J. Pennycook, N. Deng, X. Yan, J. Chen, Epitaxial Ferroelectric Hf<sub>0.5</sub>Zr<sub>0.5</sub>O<sub>2</sub> Thin Films and Their Implementations in Memristors for Brain-Inspired Computing, Adv Funct Materials 28 (2018) 1806037. https://doi.org/10.1002/adfm.201806037.
- [65] G.D. Wilk, R.M. Wallace, J.M. Anthony, High-κ gate dielectrics: Current status and materials properties considerations, Journal of Applied Physics 89 (2001) 5243–5275. https://doi.org/10.1063/1.1361065.
- [66] M.H. Park, Y.H. Lee, H.J. Kim, Y.J. Kim, T. Moon, K.D. Kim, J. Müller, A. Kersch, U. Schroeder, T. Mikolajick, C.S. Hwang, Ferroelectricity and Antiferroelectricity of Doped Thin HfO<sub>2</sub>-Based Films, Advanced Materials 27 (2015) 1811–1831. https://doi.org/10.1002/adma.201404531.

[67] T. Schenk, M. Hoffmann, J. Ocker, M. Pešić, T. Mikolajick, U. Schroeder, Complex Internal Bias Fields in Ferroelectric Hafnium Oxide, ACS Appl. Mater. Interfaces 7 (2015) 20224–20233. https://doi.org/10.1021/acsami.5b05773.